

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-178376

⑪ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)7月22日

G 06 K 7/00
7/10F-2116-5B
W-2116-5B

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 バーコードパターン認識装置

⑮ 特 願 昭62-10345

⑯ 出 願 昭62(1987)1月20日

⑰ 発 明 者 大 坂 規 久 静岡県三島市南町6番78号 東京電気株式会社三島工場内

⑱ 出 願 人 東京電気株式会社 東京都目黒区中目黒2丁目6番13号

⑲ 代 理 人 弁理士 鈴江 武彦 外2名

明 細 書

1. 発明の名称

バーコードパターン認識装置

2. 特許請求の範囲

(1) バーコードパターン検出器から出力されるバーコードパターン信号を2値化回路で2値化し、その2値化信号を量子化回路で量子化した後ランレングスカウンタでバーの幅をデジタル量に変換し、さらに認識回路によってバーコードパターン認識を行なうバーコードパターン認識装置において、前記量子化回路は、クロックに同期して前記2値化回路からの2値化信号を取込む n ビット(但し $n \geq 2$)のシフトレジスタと、このシフトレジスタの1ビットシフト出力と任意のビットシフト出力との排他的オアを取る排他的オア回路と、この排他的オア回路出力の立ち上がり後の最初のクロックの立ち上がりで前記シフトレジスタの1ビットシフト出力のレベルを検出してそのレベルに属した量子化信号を出力する出力回路とで構成されたことを特徴とするバーコードパターン認識

装置。

(2) シフトレジスタからの任意のビットシフト出力をマルチプレクサを使用して選択的行なうことを特徴とする特許請求の範囲第(1)項記載のバーコードパターン認識装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、バーコードパターン認識装置に関する。

〔従来の技術〕

バーコードパターン認識装置は、例えばレーザー光でラベル等に印刷されたバーコードを走査し、その反射光を受光器で受けて信号処理2値化回路で2値化し、その2値化信号を量子化回路で量子化してランレングスカウンタによって白又は黒のバーの幅をデジタル量に変換し、認識回路によってバーコードパターンを認識してデータ処理装置へその認識情報を伝送するようにしている。

このようなバーコードパターン認識装置において従来の量子化回路は、第6図に示すようにD形

フリップフロップ1を使用した簡単な回路で構成されていた。この回路は2値化回路からの2値化信号をフリップフロップ1のD入力端子に入力するとともにクロックをT入力端子に入力し、Q出力端子から量子化信号を出力している。

〔発明が解決しようとする問題点〕

このような量子化回路ではフリップフロップ1に対して第7図(a)に示すクロックが入力され、第7図(b)に示すバーコードに対応した2値化信号が入力されるとその2値化信号のレベル状態がクロックの立ち上がりでセットされるのでQ出力端子からは第7図(c)に示す量子化信号が出力されることになる。しかしこの回路では例えば白バーの中に汚れがあり小さいスポットが発生すると、そのスポットが第8図(b)に示す2値化信号として入力されるためフリップフロップ1からは第8図(c)に示すような量子化信号が出力されることになる。

このように従来の量子化回路ではバーコードの中にスポットやボイドなどがあるとそれを除去で

きずに一種の信号として出力するため誤ってバーと誤読する虞があった。

このため後段の認識回路でこれらのスポットやボイドによる信号を除去することも考えられるが、認識回路でそれを行なうには回路が複雑になり、しかもリアルタイムで処理ができない問題がある。

この発明はこのような点に鑑みて為されたもので、量子化回路においてスポットやボイドによって発生する信号の除去ができるバーコードパターン認識装置を提供しようとするものである。

〔問題点を解決するための手段〕

この発明は、バーコードパターン検出器から出力されるバーコードパターン信号を2値化回路で2値化し、その2値化信号を量子化回路で量子化した後ランレングスカウンタでバーの幅をデジタル量に変換し、さらに認識回路によってバーコードパターン認識を行なうバーコードパターン認識装置において、量子化回路をクロックに同期して前記2値化回路からの2値化信号を取込む n ビット(但し $n \geq 2$)のシフトレジスタと、このシフ

明する。

第1図に示すように、バーコードパターン検出器11から出力されるバーコードパターン信号を信号処理2値化回路12に供給している。

前記バーコードパターン検出器11は、レーザー光源13から出力されるレーザー光を回転多面鏡14に反射させて照射し、読取り窓15の上を通過する物品に照射しその物品に付されたバーコードに対して高速で走査している。そして物品からの反射光を受光器16で受光してバーコードパターン信号を2値化回路12に対して出力している。

前記2値化回路12は入力されるパターン信号を増幅した後ある基準レベルをもとに2値化し、その2値化信号を量子化回路17に供給している。この量子化回路17は2値化信号をクロックに同期した信号に量子化し、その量子化信号をランレングスカウンタ18に供給している。

前記ランレングスカウンタ18は量子化信号をもとに白及び黒のバーの幅をデジタル量に変換し、

トレジスタの1ビットシフト出力と任意のビットシフト出力との排他的オアを取る排他的オア回路と、この排他的オア回路出力の立ち下がり後の最初のクロックの立ち上がりでシフトレジスタの1ビットシフト出力のレベルを検出してそのレベルに応じた量子化信号を出力する出力回路とで構成したものである。

〔作用〕

このような構成の本発明においては、2値化回路からの2値化信号をシフトレジスタに取込み、そのシフトレジスタの1ビットシフト出力と任意のビットシフト出力との排他的オアを取り、さらに排他的オア出力の立ち下がり後の最初のクロックの立ち上がりでシフトレジスタの1ビットシフト出力のレベルを検出して量子化信号を作っている。任意ビットよりも小さいビット幅の2値化信号に対しては正しい信号として見なされず除去される。

〔実施例〕

以下、この発明の一実施例を図面を参照して説

その変換信号を認識回路19に供給している。この認識回路19は変換信号であるランレングスデータ列からバーコードを検出し、挟いてガードバー、マージンセンタバーのチェックを行い、さらにキャラクタデコードを行なう。

そして認識回路19によって認識されたバーコードの情報を編集回路インターフェース20に入力してデコードされたキャラクタ列のバリティチェック、モジュラスチェック、走査方向の変換を行い、データ処理装置へ出力している。

前記量子化回路17は第2図に示すように、例えば8ビットシフトレジスタ21を設け、そのD₁入力端子に2値化信号を入力するとともにCK入力端子にクロックを入力している。

前記シフトレジスタ21の出力端子Q₁からの1ビットシフト出力と出力端子Q₈からの8ビットシフト出力とを排他的オア回路22に供給している。そして排他的オア回路22の出力をD形フリップフロップ23のD入力端子に入力している。このフリップフロップ23のT入力端子にはクロ

ックが入力されている。

前記フリップフロップ23はそのQ出力端子出力を別のD形フリップフロップ24のT入力端子に入力している。このフリップフロップ24のD入力端子には前記シフトレジスタ21の1ビットシフト出力が入力されている。そしてこのフリップフロップ24のQ出力端子から量子化信号を出力している。

なお、前記各フリップフロップ23、24は出力回路を構成している。

次にこのような構成の本実施例の動作について第3図及び第4図を参照して述べる。

量子化回路17のシフトレジスタ21及びフリップフロップ23のT入力端子に対して第3図(a)に示すクロックが入力されている状態で第3図(b)に示すようにバー幅が正しく検出されたときの2値化信号がシフトレジスタ21に入力されると、その2値化信号はクロックに同期してシフト入力されるのでQ₁出力端子からの出力信号は第3図(c)に示すようになる。またQ₈出

力端子からの出力は入力ビットよりも8ビットずれているので、第3図(d)に示すようになる。

しかして1ビットシフト出力(Q₁出力)と8ビットシフト出力(Q₈出力)が排他的オア回路22に供給されてその排他的オアが取られ第3図(e)に示す排他的オア出力が得られる。すなわち、バーの幅が正常なときには1ビットシフト出力と8ビットシフト出力がともにハイレベルとなる区間が存在し、その区間排他的オア出力がローレベルとなる。

しかしてフリップフロップ23においてはクロックの立ち上がりで排他的オア出力がホールドされる。すなわちローレベルな排他的オア出力がホールドされる。しかしてフリップフロップ23のQ出力端子からは第3図(f)に示す信号が出力されることになる。そしてこのQ出力の立ち上がり、すなわち排他的オア出力の立ち上がり後の最初のクロックの立ち上がりによりシフトレジスタ21の1ビットシフト出力がフリップフロップ24にホールドされるようになる。このときは1

ビットシフト出力はハイレベルとなっているのでフリップフロップ24にはハイレベルがホールドされ、そのQ出力端子からは第3図(g)に示すようにハイレベルな量子化出力が出力されることになる。この状態はその後Q₁出力が立ち下がって排他的オア出力が立ち上がり、さらにQ₈出力が立ち下がって排他的オア出力が立ち下がり、その後の最初のクロックの立ち上がりによりフリップフロップ23のQ出力端子からの出力が立が上るときまで継続される。

こうして入力された2値化信号の幅に対応した幅を持ち、かつクロックに同期した量子化信号が得られる。

また第4図の(b)に実線で示すように、2値化信号としてその幅が8ビットよりも小さい、例えば7ビット程度のときには第4図(c)、(d)に示すようにシフトレジスタ21のQ₁出力が立ち下るとQ₈出力が立ち上がることになる。しかして排他的オア出力は第4図(e)に示すようにQ₁出力とQ₈出力がともにハイレベルとなる

状態が発生しないためハイレベル状態を継続することになる。

しかしてフリップフロップ23の各出力端子出力が立ち上がるのは第4図(f)に示すようにシフトレジスタ21のQ₁出力が立ち下がって排他的オア出力が立ち下がり、その後最初のクロックが立ち上がる時点であり、このときにはシフトレジスタ21のQ₁出力はすでにローレベルとなっているので第4図(g)に示すようにフリップフロップ24からは量子化信号が出力されない。

また、図中点線で示すように2値化信号の幅が1ビット程度のときにはシフトレジスタ21のQ₁出力の立ち下がり及びQ₂出力の立ち下がりによって排他的オア出力がそれぞれ立ち下がり、それによってフリップフロップ23の各出力端子出力が立ち上がることもそのときには常にQ₁出力はローレベルになっているのでこのときもフリップフロップ24のQ出力端子から量子化信号は発生しない。

このように7ビット以下の2値化信号について

なっている。

このような構成においては、排他的オア回路22によって排他的オアを取るシフトレジスタ21の出力はQ₁出力ともう一方はマルチプレクサ24によってQ₂出力～Q₈出力の範囲で任意の選択できる。

従ってバーコードの白及び黒のバー幅に多少のバラツキがあってもそれに合わせたスポット及びボイドによる2値化信号の除去処理ができる。すなわち、信号除去の微調整が可能となる。

なお、前記実施例ではシフトレジスタとして8ビットのものを使用したが必要しもこれに限定されるものでないのは勿論である。

〔発明の効果〕

以上詳述したようにこの発明によれば、量子化回路においてスポットやボイドによって発生する信号の除去ができるバーコードパターン認識装置を提供できるものである。

4. 図面の簡単な説明

第1図～第4図はこの発明の一実施例を示すも

は除去することができる。従ってバーコードの白及び黒のバーの幅が少なくとも8ビット以上になっていれば正しいバーコードについては量子化回路17によって確実に量子化され、また7ビット以下のスポットやボイドなどの汚れによって発生して2値化信号については確実に除去できる。そしてこの除去処理はリアルタイムでできるためバーコードの認識処理は迅速にできる。

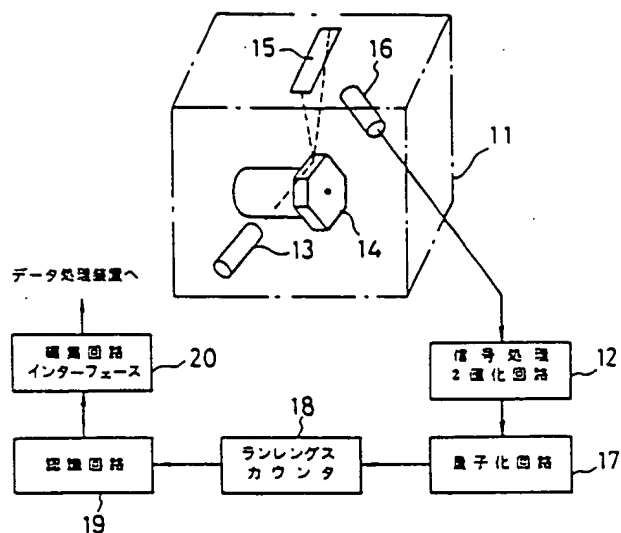
次にこの発明の他の実施例を図面を参照して説明する。なお、前記実施例と同一の部分には同一符号を付して詳細な説明は省略する。

これは第5図に示すようにシフトレジスタ21の各出力端子Q₁～Q₈からの出力をマルチプレクサ24の各入力端子X₁～X₇にそれぞれ入力し、そのマルチプレクサ24の出力端子Yからの入力信号を出力するかを入力端子A₁～A₂に対するセレクト入力によって行い、出力端子Yからの出力を排他的オア回路22に供給するようにしたものである。なお、排他的オア回路22に対するもう一方の入力は前記実施例同様Q₁出力に

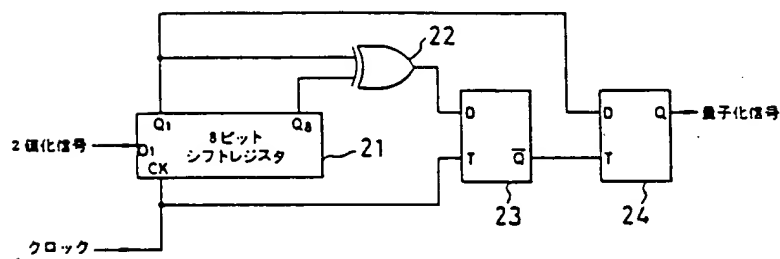
ので、第1図はブロック図、第2図は量子化回路の具体的回路図、第3図及び第4図は量子化回路の動作を説明するためのタイミング波形図、第5図はこの発明の他の実施例を示す量子化回路の具体的回路図、第6図は従来例を示す回路図、第7図及び第8図は同従来例の動作を説明するためのタイミング波形図である。

11…バーコードパターン検出器、12…信号処理2値化回路、17…量子化回路、18…ランレングスカウンタ、19…認識回路、21…8ビットシフトレジスタ、22…排他的オア回路、23、24…D形フリップフロップ。

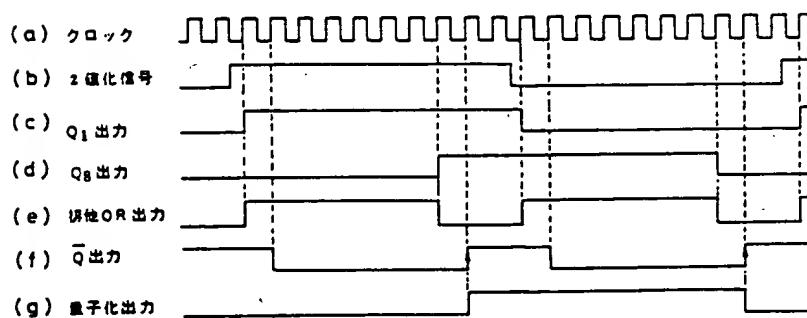
出願人代理人 弁理士 鈴江武彦



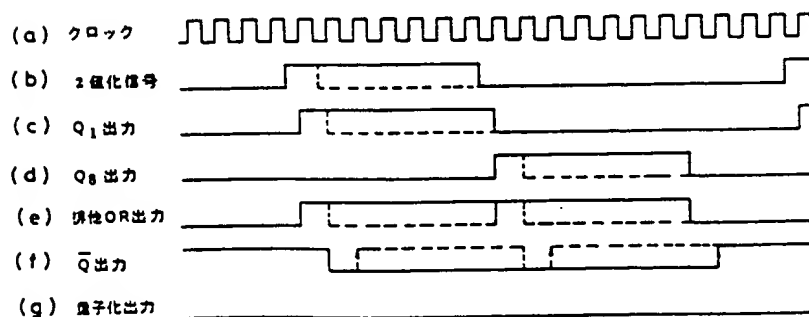
第 1 図



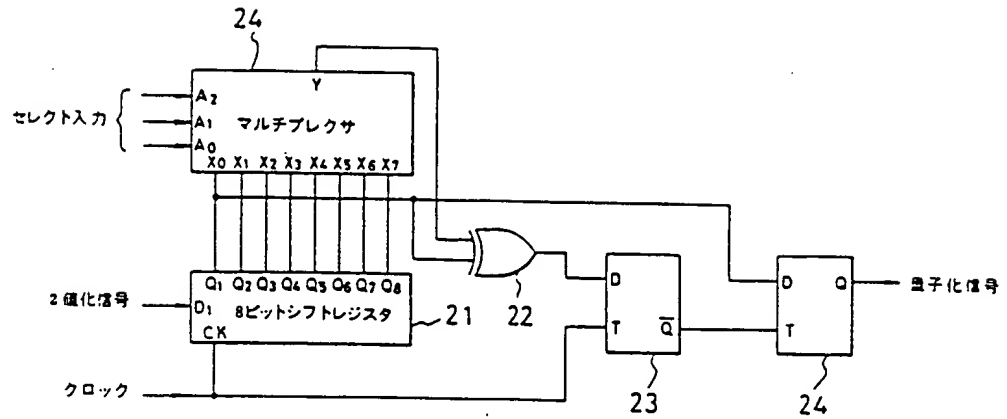
第 2 図



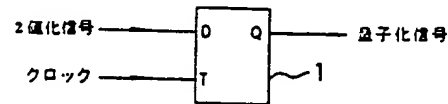
第 3 図



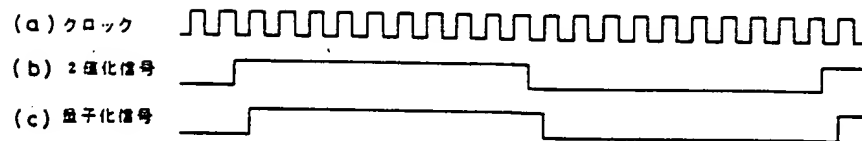
第 4 図



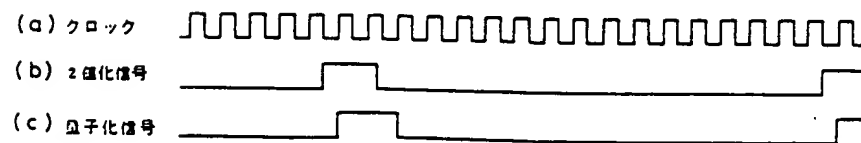
第 5 図



第 6 図



第 7 図



第 8 図